

# Klausur zur Vorlesung

## "Grundlagen der technischen Informatik" und "Grundlagen der Rechnerarchitektur" Sommersemester 2000

### 1. Teil: GTI

Der erste Teil (GTI) der Klausur umfaßt 6 Aufgaben und hat 12 Seiten, die in maximal 1 Stunde zu bearbeiten sind. **Es sind keine Hilfsmittel zugelassen.** Schreiben Sie Ihre Lösungen nur auf die dafür vorgesehenen Blätter! Verwenden Sie **kein eigenes Konzeptpapier**; notfalls erhalten Sie welches bei der Aufsicht.

**Lassen Sie die Aufgaben und ihre Lösungen zusammengeheftet!**

Schreiben Sie auf jedes Blatt (auch auf das Konzeptpapier) in Blockschrift Ihren **Namen** und Ihre **Matrikelnummer**.

**Bei mehreren präsentierten Lösungen wird die Aufgabe nicht gewertet!** Streichen Sie daher bei Angabe mehrerer Lösungsansätze die nicht zu bewertenden Lösungen durch!

Abschreiben und abschreiben lassen führt zum Nichtbestehen der Klausur.

Es sind in diesem ersten Teil insgesamt 60 Punkte erreichbar.

**Viel Erfolg!**

Vor- und Nachname: \_\_\_\_\_

Matrikelnummer: \_\_\_\_\_ Fachbereich: \_\_\_\_\_

Studienfach (ankreuzen):

Informatik	<input type="checkbox"/>
Ingenieur-Informatik (Elektrotechnik)	<input type="checkbox"/>
Ingenieur-Informatik (Maschinenbau)	<input type="checkbox"/>
Ingenieur-Informatik (Informatik)	<input type="checkbox"/>
Wirtschafts-Informatik	<input type="checkbox"/>
Informatik als Nebenfach	<input type="checkbox"/>
Lehramt Informatik	<input type="checkbox"/>

Aufgabe	1	2	3	4	5	6		Summe
Punkte	8	14	11	6	8	13		60
Erreicht								

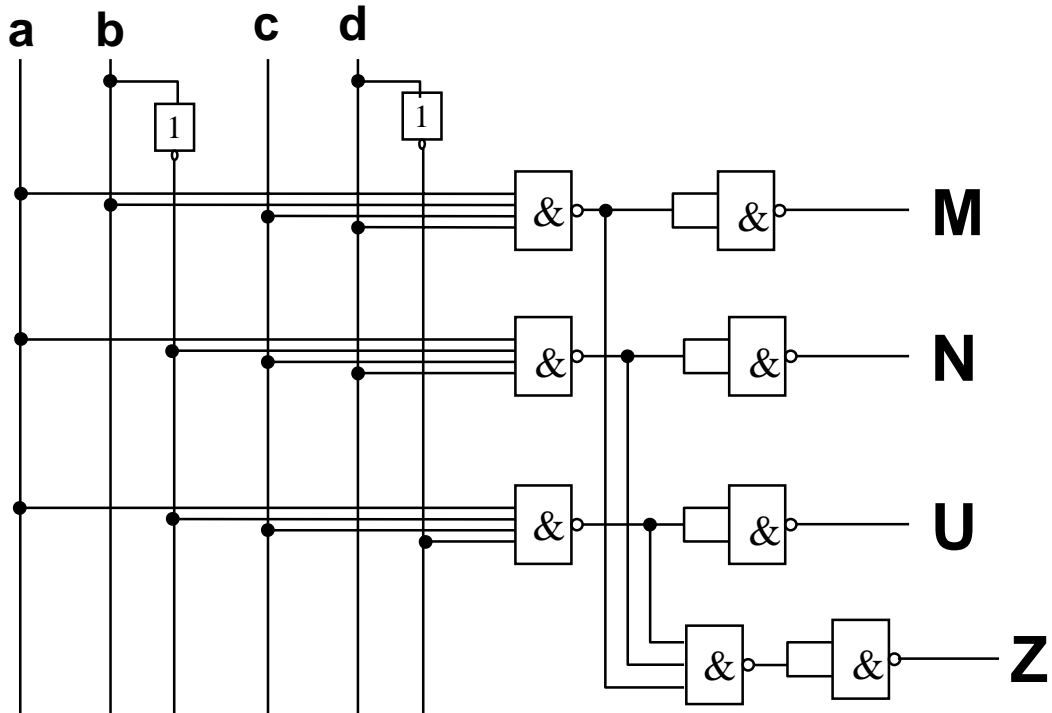
Summe	GTI:		GRA:		Gesamt:		Note:	
-------	------	--	------	--	---------	--	-------	--

Name:

Matrikel-Nummer:

**Aufgabe 1 (8 min, 4 + 4 Punkte): Schaltnetzwerke / Boolesche Algebra**

a) Füllen Sie die nachstehende Wahrheitstabelle anhand des folgenden Schaltnetzwerkes aus.



<b>a</b>	<b>b</b>	<b>c</b>	<b>d</b>	<b>M</b>	<b>N</b>	<b>U</b>	<b>Z</b>
0	0	0	0				
0	0	0	1				
0	0	1	0				
0	0	1	1				
0	1	0	0				
0	1	0	1				
0	1	1	0				
1	1	1	1				
1	0	0	0				
1	0	0	1				
1	0	1	0				
1	0	1	1				
1	1	0	0				
1	1	0	1				
1	1	1	0				
1	1	1	1				

Name:

Matrikel-Nummer:

*Fortsetzung zu Aufgabe 1:*

- b) Die nachstehende Gleichung soll so umgeformt werden, dass ein Schaltungsaufbau nur mit **NAND-Gattern** mit jeweils zwei Eingängen möglich wird.  
Geben Sie an, welche Lemmata (Name) Sie bei den Umformungen benutzen.

$$Z = (C + N \bullet P) \bullet (\bar{A} + \bar{B})$$

$$Z =$$

$$=$$

$$=$$

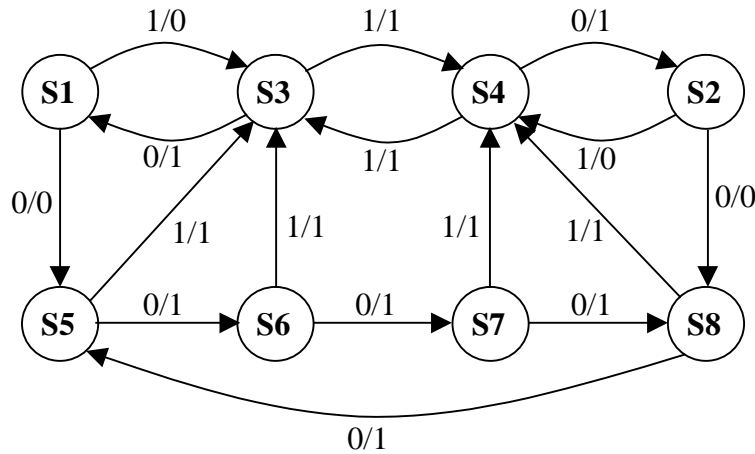
$$=$$

Name:

Matrikel-Nummer:

**Aufgabe 2 (14 min, 8 + 2 + 4 Punkte): Automaten / VHDL**

a) Wandeln Sie den gegebenen Mealy-Automaten in einen äquivalenten Zustands-minimalen (*reduzierten*) Mealy-Automaten um.



S1, S2, S3, S4, S5, S6, S7, S8 sind Zustände;  
1/0 steht für Eingabe X = 1, Ausgabe: Y = 0.

Ergänzen Sie bitte das vorgegebene Schema nach dem Ginsburg/Huffman-Verfahren:

1. Schritt			Äquivalenzklassenzuordnung im 2. Schritt		3. Schritt		4. Schritt	
$\delta/\lambda$	0	1	0	1	0	1	0	1
S1								
S2								
S3								
S4								
S5								
S6								
S7								
S8								

Geben Sie hier an, welche Zustände die Äquivalenzklassen enthalten:

$A_1 = \{ \quad \quad \quad \}, B_1 = \{ \quad \quad \quad \},$   
 $A_2 = \{ \quad \quad \quad \}, B_2 = \{ \quad \quad \quad \},$   
 $C_1 = \{ \quad \quad \quad \}, B_3 = \{ \quad \quad \quad \},$   
 $C_2 = \{ \quad \quad \quad \}, C_3 = \{ \quad \quad \quad \},$   
 $C_4 = \{ \quad \quad \quad \}$

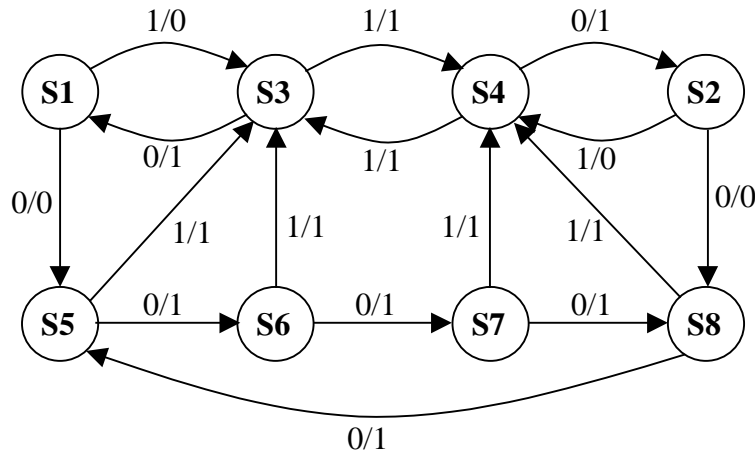
*Hinweis: nicht benötigte Felder und Äquivalenzklassen lassen Sie leer.*

Name:

Matrikel-Nummer:

**Ersatzblatt** zu Aufgabe 2a): (ACHTUNG: streichen Sie die vorherige Seite bei Benutzung dieser)

a) Wandeln Sie den gegebenen Mealy-Automaten in einen äquivalenten Zustands-minimalen (reduzierten) Mealy-Automaten um.



S1, S2, S3, S4, S5, S6, S7, S8 sind Zustände;  
1/0 steht für Eingabe X = 1, Ausgabe: Y = 0.

Ergänzen Sie bitte das vorgegebene Schema nach dem Ginsburg/Huffman-Verfahren:

1. Schritt			Äquivalenzklassenzuordnung im 2. Schritt		3. Schritt		4. Schritt	
$\delta/\lambda$	0	1	0	1	0	1	0	1
S1								
S2								
S3								
S4								
S5								
S6								
S7								
S8								

Geben Sie hier an, welche Zustände die Äquivalenzklassen enthalten:

$A_1 = \{ \quad \quad \quad \}, B_1 = \{ \quad \quad \quad \},$   
 $A_2 = \{ \quad \quad \quad \}, B_2 = \{ \quad \quad \quad \},$   
 $C_1 = \{ \quad \quad \quad \}, B_3 = \{ \quad \quad \quad \},$   
 $C_2 = \{ \quad \quad \quad \}, C_3 = \{ \quad \quad \quad \},$   
 $C_4 = \{ \quad \quad \quad \}$

Hinweis: nicht benötigte Felder und Äquivalenzklassen lassen Sie leer.

Name:

Matrikel-Nummer:

Fortsetzung zu Aufgabe 2:

- b) Geben Sie den **Zustandsübergangsgraphen** des minimierten Automaten an.
- c) Vervollständigen Sie das **VHDL-Programm**, so dass es den minimierten Automaten beschreibt.

Lösung zu c):

```
Entity AUTOMAT is
  Port ( CLK : In std_logic;
        RES : In std_logic;
        X : In std_logic;
        Y : Out std_logic );
end AUTOMAT;

architecture BEHAVIORAL of AUTOMAT is

  type fsm_state is (B1, B2, B3);
  signal CURRENT_STATE, NEXT_STATE:
    fsm_state;

begin
  SEQ: process (CURRENT_STATE, X)
  begin
    case CURRENT_STATE is
      when B1 =>
        if X = '0' then
          Y <= ;
          NEXT_STATE <= ;
        else
          Y <= ;
          NEXT_STATE <= ;
        end if;
      when B2 =>
        if X = '0' then
          Y <= ;
          NEXT_STATE <= ;
        else
          Y <= ;
          NEXT_STATE <= ;
        end if;
      when B3 =>
        if X = '0' then
          Y <= ;
          NEXT_STATE <= ;
        else
          Y <= ;
          NEXT_STATE <= ;
        end if;
    end case;
  end process;
```

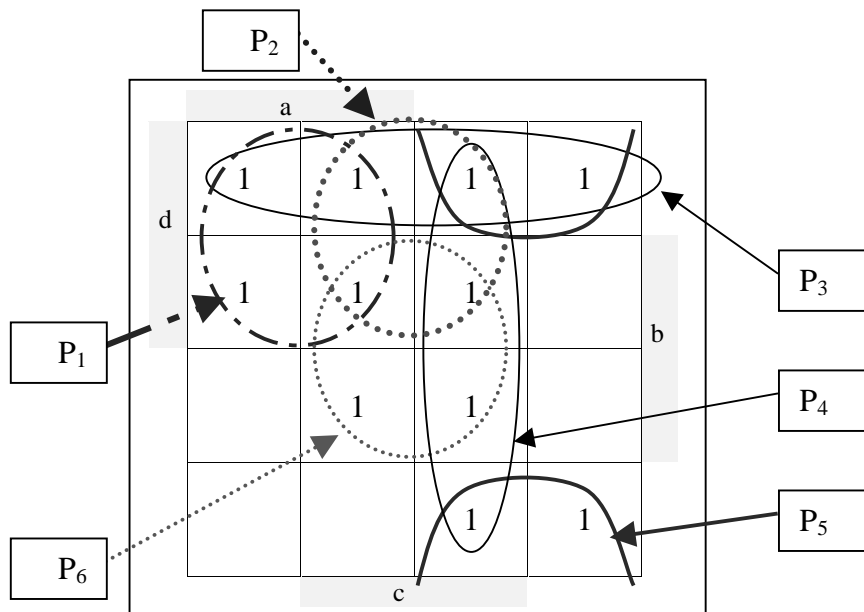
```
MEM: process(CLK, RES)
begin
  if (RES = '0') then
    CURRENT_STATE <= B1;
  else
    if (CLK'event and CLK = '1') then
      CURRENT_STATE <= NEXT_STATE;
    end if;
  end if;
end process;

end BEHAVIORAL;
```

Lösung zu b):

**Aufgabe 3 (11 min, 9 + 2 Punkte): Karnaugh Diagramme**

In dem bereits ausgefüllten Karnaugh Diagramm sind 6 Primimplikanten  $P_1, \dots, P_6$  eingetragen.  
Sei  $x = P_1 + P_2 + P_3 + P_4 + P_5 + P_6$ .



- a) Bestimmen Sie die **minimalen** Überdeckungsindexmengen  $M\ddot{U}(P_i, x)$ , für alle Primimplikanten.

Lösung:

$$M\ddot{U}(P_1, x) = \{ \quad \quad \quad \}$$

$$M\ddot{U}(P_2, x) = \{ \quad \quad \quad \}$$

$$M\ddot{U}(P_3, x) = \{ \quad \quad \quad \}$$

$$M\ddot{U}(P_4, x) = \{ \quad \quad \quad \}$$

$$M\ddot{U}(P_5, x) = \{ \quad \quad \quad \}$$

$$M\ddot{U}(P_6, x) = \{ \quad \quad \quad \}$$

- b) Geben Sie die sich aus a) ergebende Überdeckungsfunktion  $\ddot{U}F$  **ohne** weitere Vereinfachungen an.

$$\ddot{U}F = < \quad \quad \quad >$$

Name:

Matrikel-Nummer:

**Aufgabe 4 (6 min, 6 Punkte): Vereinfachung Bool'scher Funktionen**

Minimieren Sie die Bool'sche Funktion

$$F = \bar{a} b \bar{c} d + a b \bar{c} \bar{d} + \bar{a} b \bar{c} \bar{d} + a \bar{b} \bar{c} \bar{d} + \bar{a} \bar{b} \bar{c} \bar{d}$$

mit Hilfe des **aus der GTI-Vorlesung bekannten** Quine/McClusky Verfahrens. Das Verfahren benötigt hier 2 Iterationen. Geben Sie die Zwischenergebnisse nach den angegebenen Aktionen des Verfahrens in beiden Iterationen an. Bei der Summe der Konsensusse sind **alle** (d.h. **auch eventuell doppelt auftretende**) anzugeben!

Nr.	Aktion	Zwischenergebnisse
	Ausgangsfunktion F	$\bar{a} b \bar{c} d + a b \bar{c} \bar{d} + \bar{a} b \bar{c} \bar{d} + a \bar{b} \bar{c} \bar{d} + \bar{a} \bar{b} \bar{c} \bar{d}$
1	Summe <b>aller</b> „Simplen Konsensusse“	
	Nach „Streichen von Verlängerungen“ und „Vereinfachen“	
2	Summe <b>aller</b> „Simplen Konsensusse“	
	Nach „Streichen von Verlängerungen“ und „Vereinfachen“	

**Ersatztable:**

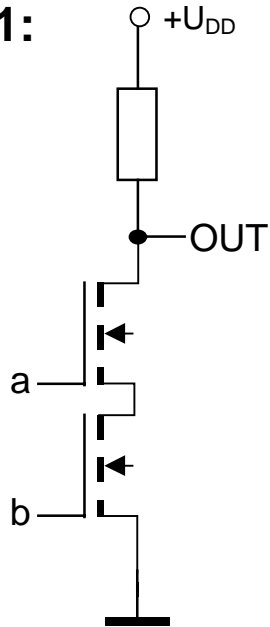
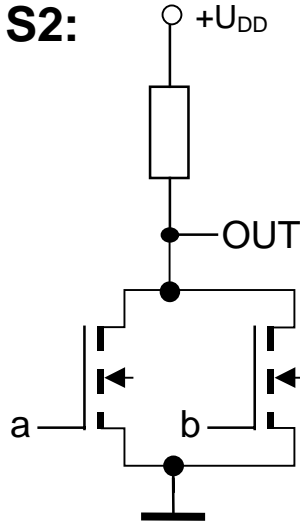
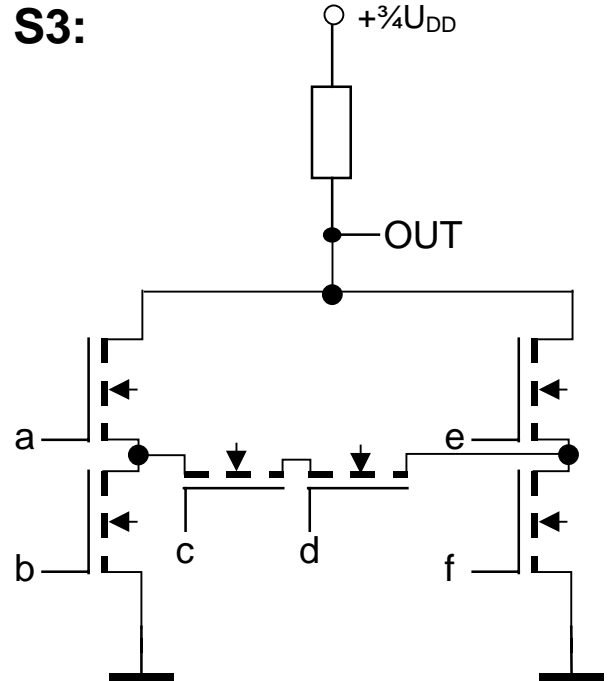
*Wenn Sie diese Tabelle anstelle der oberen bewertet haben wollen, so streichen Sie die obere Tabelle durch!*

Nr.	Aktion	Zwischenergebnisse
	Ausgangsfunktion F	$\bar{a} b \bar{c} d + a b \bar{c} \bar{d} + \bar{a} b \bar{c} \bar{d} + a \bar{b} \bar{c} \bar{d} + \bar{a} \bar{b} \bar{c} \bar{d}$
1	Summe <b>aller</b> „Simplen Konsensusse“	
	Nach „Streichen von Verlängerungen“ und „Vereinfachen“	
2	Summe <b>aller</b> „Simplen Konsensusse“	
	Nach „Streichen von Verlängerungen“ und „Vereinfachen“	



**Aufgabe 5 (8 min, 4 + 4 Punkte): MOS Schaltungen**

a) Geben Sie die boolesche Funktion des Ausgangs OUT der Schaltungen  $S_1$ ,  $S_2$ ,  $S_3$  als Funktion der Eingänge a, b bzw. a, b, c, d, e, f an.

**S1:****S2:****S3:**

Schaltung:

Funktion:

Schaltung:	Funktion:
$S_1$	$OUT =$
$S_2$	$OUT =$
$S_3$	$OUT =$

**Hinweis:**

- An a, b, c, d, e, f liegen bei „1“-Pegel  $+U_{DD}$  und bei „0“-Pegel Masse an.
- Die Transistoren schalten bereits bei  $U_{GS} \geq 1/8 + U_{DD}$ .
- Es gelte  $OUT = „1“$  bei  $U_{OUT} \geq 1/2 U_{DD}$ ,  $OUT = „0“$  sonst.

Name:

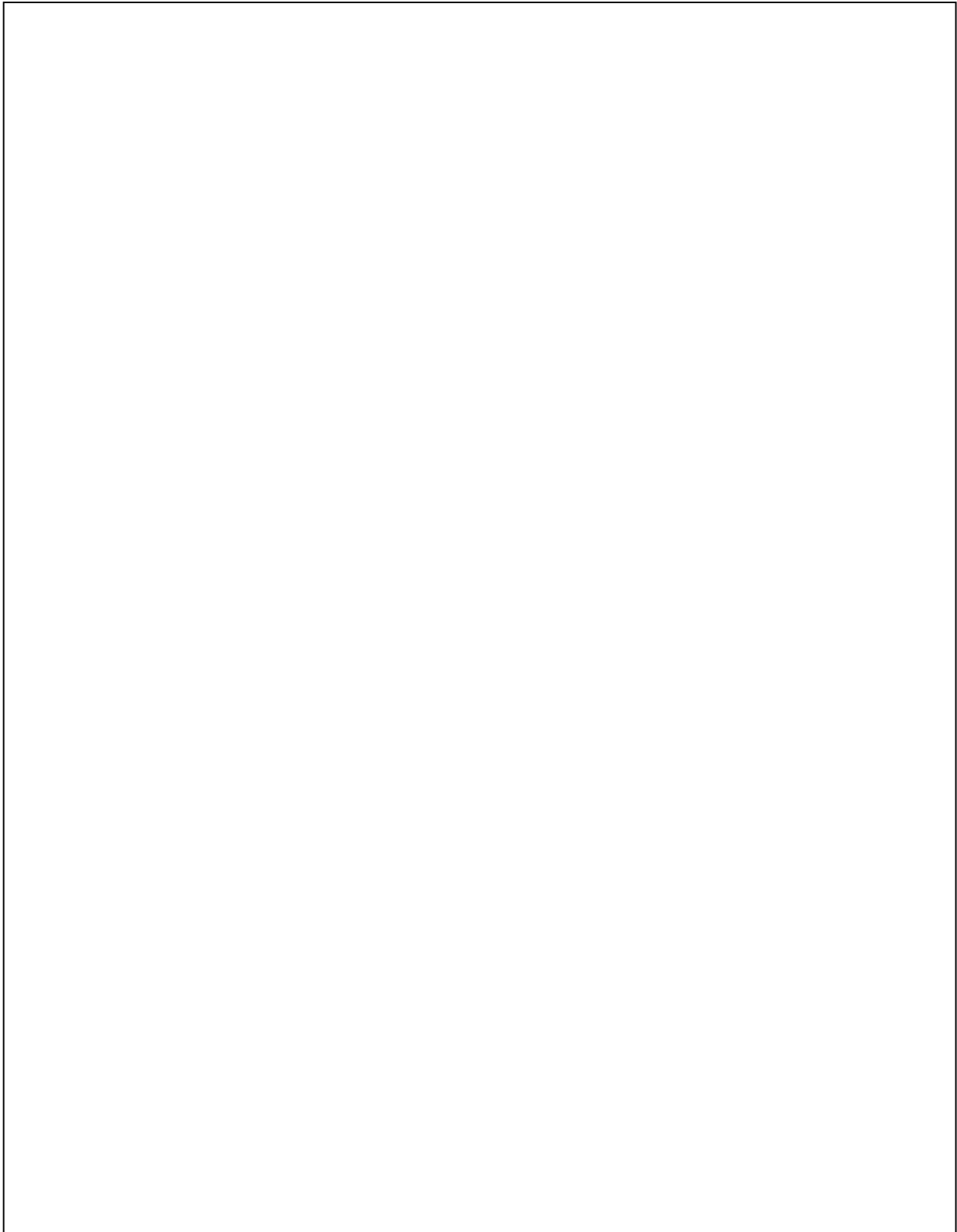
Matrikel-Nummer:

*Fortsetzung zu Aufgabe 5:*

- b) Skizzieren Sie eine nMOS-Schaltung mit **minimaler Anzahl** an Transistoren und Widerständen, die die Funktion

$$\text{OUT} = \text{NOT} (a \text{ OR } (b \text{ AND } c) \text{ OR } (b \text{ AND } d))$$

realisiert.



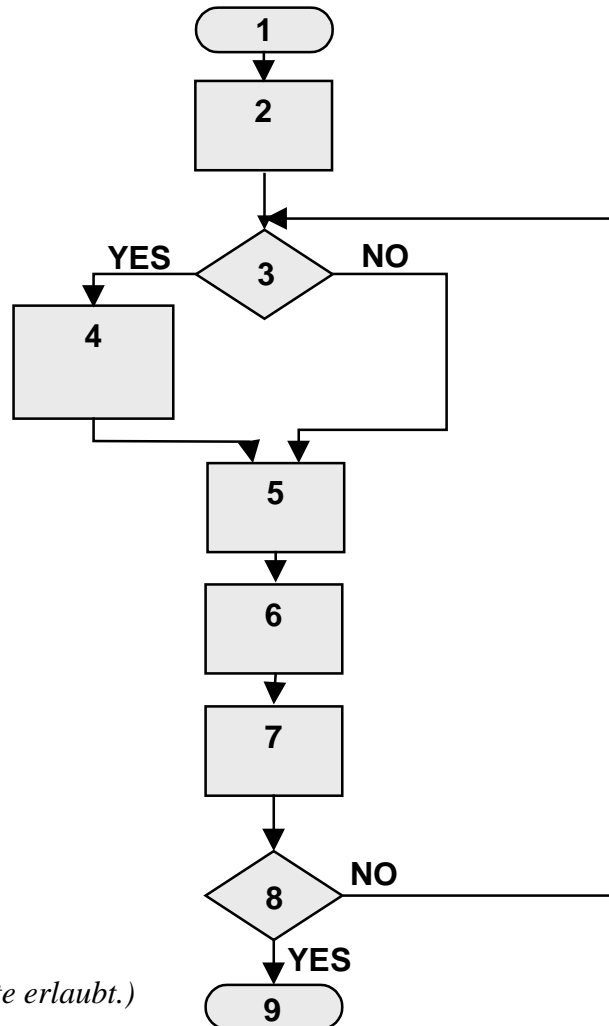
**Aufgabe 6 (13 min, 5 + 8 Punkte): Multiplikation**

a) Der folgende Ablaufplan implementiert den in der Vorlesung vorgestellten SHIFT-und-ADD Algorithmus zur Multiplikation von zwei **positiven** binären Zahlen Q und M. Das Ergebnis wird in zwei Registern AC und Q gespeichert ( $AC:Q = Q \times M$ ).

$AC = AC_{n-1}AC_{n-2}\dots\dots AC_0$ ,  $M = M_{n-1}M_{n-2}\dots\dots M_0$ ,  $Q = Q_{n-1}Q_{n-2}\dots\dots Q_0$ .

Folgende Befehle sollen den Nummerierungen des Ablaufplans zugeordnet werden:

- A) START
- B) END
- C)  $i \leq 0$
- D)  $AC \leq „0\dots\dots 0“$
- E)  $AC \leq AC + M$
- F) SHIFT AC 1 Bit RIGHT
- G)  $Q[0] = 1$
- H) SHIFT Q 1 Bit RIGHT
- I)  $i = n-1$
- K)  $Q[n-1] \leq AC[0]$
- L)  $i \leq i + 1$



Kreuzen Sie die Zuordnungen an:  
(Hinweis: Es ist mehr als 1 Kreuz pro Spalte erlaubt.)

	1	2	3	4	5	6	7	8	9
A	X								
B									X
C									
D									
E				X					
F									
G									
H									
I									
K									
L							X		

Name:

Matrikel-Nummer:

Fortsetzung zu Aufgabe 6:

- b) Wenden Sie den aus der Vorlesung bekannten “vorzeichenkorrekten Shift-und-Add Algorithmus” zur Multiplikation auf die Werte  $Q := -6$  und  $M = 7$  an. Das Register Q ist 4 Bit breit, AC besitzt ein 5tes Bit für das intern benötigte Vorzeichen. **Markieren Sie am Ende der Rechnung deutlich wo in den Registern das Ergebnis abzulesen ist!**

AC (5 Bit Darstellung)	Q (4 Bit Darstellung)	Nächste Operation
00000	1010	

**Ersatztable:**

Wenn Sie diese Tabelle anstelle der oberen bewertet haben wollen, so streichen Sie die obere Tabelle durch!

AC (5 Bit Darstellung)	Q (4 Bit Darstellung)	Nächste Operation
00000	1010	